

PAT-NO: JP02001094092A
DOCUMENT-IDENTIFIER: JP 2001094092 A
TITLE: POWER MOS TRANSISTOR
PUBN-DATE: April 6, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
MORI, SHOGO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOYOTA AUTOM LOOM WORKS LTD	N/A

APPL-NO: JP11270376

APPL-DATE: September 24, 1999

INT-CL (IPC): H01L029/78

US-CL-CURRENT: 257/E29.257

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a power MOS transistor incorporating a bidirectional polysilicon Zener diode between drain and gate in which placement of bidirectional polysilicon Zener diodes is improved.

SOLUTION: A power MOS transistor is placed in the central part 11 of a semiconductor substrate, a gate interconnection layer 12 is formed on the semiconductor substrate while surrounding the central part 11 and a heavily doped semiconductor region 13 is formed on the outer

circumferential part of
the semiconductor substrate and connected with the drain of
the power MOS
transistor. Bidirectional polysilicon Zener diodes 14
comprising a large
number of pairs of Zener diodes connected in reverse series
between the drain
and gate of the power MOS transistor are arranged along the
diametral direction
of the semiconductor substrate.

COPYRIGHT: (C)2001,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-94092

(P2001-94092A)

(43)公開日 平成13年4月6日(2001.4.6)

(51)Int.Cl.
H 0 1 L 29/78

識別記号

P I
H 0 1 L 29/78テマコード*(参考)
6 5 7 C

審査請求 未請求 請求項の数3 OL (全5頁)

(21)出願番号 特願平11-270376
 (22)出願日 平成11年9月24日(1999.9.24)

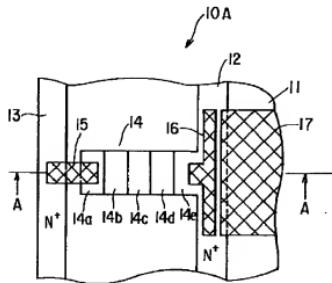
(71)出願人 000003218
 株式会社豊田自動織機製作所
 愛知県刈谷市豊田町2丁目1番地
 (72)発明者 齋 昌谷
 愛知県刈谷市豊田町2丁目1番地 株式会
 社豊田自動織機製作所内
 (74)代理人 100097906
 弁理士 中村 和年

(54)【発明の名称】 パワーMOSトランジスタ

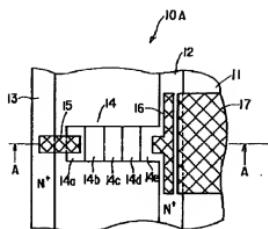
(57)【要約】

【課題】 双方向ポリシリコンツェナーダイオードをドレイン・ゲート間に内蔵したパワーMOSトランジスタにおいて、前記双方向ポリシリコンツェナーダイオードの改良された配置を提供する。

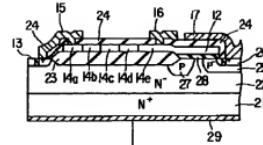
【解決手段】 半導体基体の中央部11に配置されたパワーMOSトランジスタと、前記中央部11を取り囲むように前記半導体基体に設けられたゲート配線層12と、前記半導体基体の外周部に形成され前記パワーMOSトランジスタのドレインに接続される高不純物濃度を有する半導体領域13とを備え、前記パワーMOSトランジスタのドレイン・ゲート間に接続されて逆方向に直列接続された多数のツェナーダイオード14を前記半導体基体の径方向に沿って設けている。



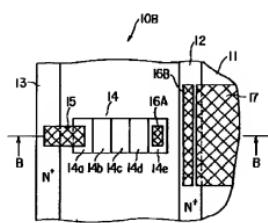
【図1】



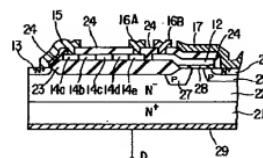
【図2】



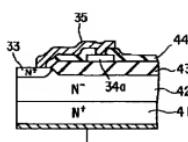
【図3】



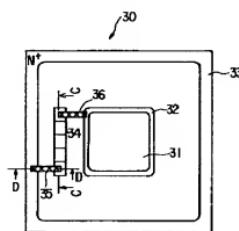
【図4】



【図7】



【図5】



【図6】

